

DIALOG(R)File 347:JAPIO

(c) 1999 JPO & JAPIO. All rts. reserv.

04842718 **Image available**

FABRICATION OF SEMICONDUCTOR DEVICE

PUB. NO.: **07-135318** [JP 7135318 A]

PUBLISHED: May 23, 1995 (19950523)

INVENTOR(s): CHIYOU KOUYUU

 YAMAGUCHI NAOAKI

 TAKEMURA YASUHIKO

APPLICANT(s): SEMICONDUCTOR ENERGY LAB CO LTD [470730] (A Japanese Company
or Corporation), JP (Japan)

APPL. NO.: 05-301176 [JP 93301176]

FILED: November 05, 1993 (19931105)

ABSTRACT

PURPOSE: To form a self-aligned high resistance region within a source/drain region by setting at least two conditions on the energy for accelerating impurity element ions in a step for introducing N type or P type impurity element ions selectively into an active layer using a gate electrode and a gate insulating film as a mask.

CONSTITUTION: When accelerated N type or P type impurity ions are implanted into an active layer, two types of accelerating condition are set, i.e., high speed ion and low speed ion. Regions 110, 113, not covered with gate insulating film, are substantially implanted with low speed ions at first.

When high speed ions are implanted subsequently, the ions are also implanted into regions 111, 112 through the gate insulating film and the majority of ions pass through the regions 110, 113 and implanted into the regions 111, 112. When the dosage of low speed ion is set higher than that of high speed ion, the regions 110, 113 become a low resistance region and the regions 111, 112 become a high resistance region.

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-135318

(43)公開日 平成7年(1995)5月23日

(51)Int.Cl.
H 01 L 29/786
21/336

識別記号

庁内整理番号

F I

技術表示箇所

9056-4M

H 01 L 29/78

3 1 1 P

審査請求 有 請求項の数 6 FD (全 9 頁)

(21)出願番号 特願平5-301176

(22)出願日 平成5年(1993)11月5日

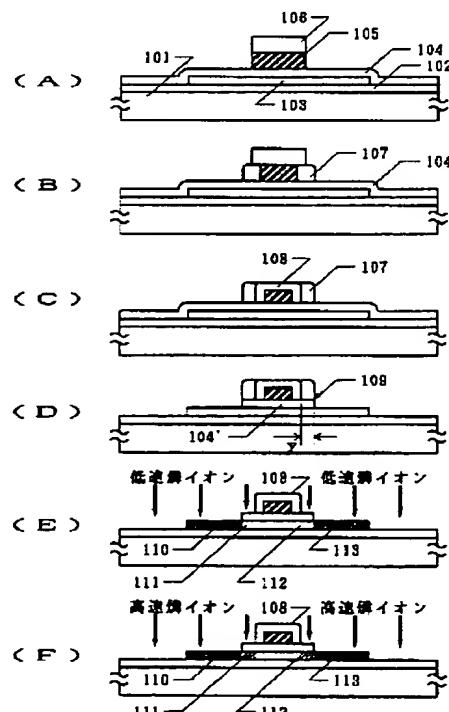
(71)出願人 000153878
株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地
(72)発明者 張 宏勇
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(72)発明者 山口 直明
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(72)発明者 竹村 保彦
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(54)【発明の名称】 半導体装置の作製方法

(57)【要約】 (修正有)

【目的】 薄膜トランジスタにおいて、ソース／ドレイン領域に高抵抗領域 (H RD) を自己整合的に形成する方法を提供する。

【構成】 ゲート電極の近くの領域ではゲート絶縁膜が存在し、より遠い領域ではゲート絶縁膜のない状態が得られる。この状態で、ゲート電極部をマスクとした、イオン注入による自己整合的な不純物ドーピングをおこなう。この際、高速イオンを低ドーズ量で注入すると、ゲート電極の近くのゲート絶縁膜に覆われた領域に、主としてドーピングがおこなわれ、低濃度の不純物領域となる。そして、連続的に、同じ導電型の低速イオンを高ドーズ量で注入すると、前記のゲート絶縁膜で覆われた領域にはほとんど注入されず、ゲート絶縁膜で覆われていない領域に主として注入され、高濃度の不純物領域となる。すなわち、自己整合的に高抵抗領域が形成される。



【特許請求の範囲】

【請求項 1】 絶縁表面上に活性層と、前記活性層上に第1の絶縁膜と、前記絶縁膜上にゲイト電極と、を形成する第1の工程と、

前記ゲイト電極に電解溶液中で電流を印加することによって、主として該ゲイト電極の側面に第1の陽極酸化物層を形成する第2の工程と前記第1の陽極酸化物層をマスクとして、前記第1の絶縁膜をエッティングし、薄くする、もしくは除去することによってゲイト絶縁膜とする第3の工程と、

前記第1の陽極酸化物層を選択的に除去する第4の工程と、

前記ゲイト電極およびゲイト絶縁膜をマスクとして、前記活性層に選択的にN型もしくはP型の不純物元素イオンを導入する第5の工程とを有することを特徴とする半導体装置の作製方法において、前記第5の工程では、不純物元素イオンの加速エネルギーが少なくとも2条件あることを特徴とする半導体装置の作製方法。

【請求項 2】 請求項1の第5の工程において、不純物元素イオンの加速エネルギーの高い条件でのドーズ量は、加速エネルギーの低い条件でのドーズ量よりも小さいことを特徴とする半導体装置の作製方法。

【請求項 3】 請求項1の第5の工程の後、レーザーもしくは同等な強光を照射することによって不純物の活性化をおこなうことを特徴とする半導体装置の作製方法。

【請求項 4】 請求項1において、第4の工程と第5の工程の間もしくは、第5の工程の後に、窒素、酸素、炭素のいずれかから選ばれた少なくとも1種類の元素のイオンを、活性層に自己整合的に導入する工程を有することを特徴とする半導体装置の作製方法。

【請求項 5】 請求項1において、第5の工程の後、ゲイト絶縁膜の一部を除去する工程とを有することを特徴とする半導体装置の作製方法。

【請求項 6】 半導体活性層上に選択的にマスク用絶縁膜を有し、前記マスク用絶縁膜のある領域の下側の前記活性層の第1の領域と、前記マスク用絶縁膜のない、または薄い領域の前記活性層の第2の領域とは、同じ導電型であり、かつ、P型またはN型の不純物のドーピングの際の加速電圧を可変することによって異なる領域に添加されたことを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、ガラス等の絶縁材料、あるいは珪素ウェハー上に酸化珪素等の絶縁被膜を形成した材料等の絶縁表面上に形成される絶縁ゲイト型トランジスタ(TFT)およびその作製方法に関する。本発明は、特にガラス転移点(歪み温度、歪み点とも言う)が750℃以下のガラス基板上に形成されるTFTに有効である。本発明による半導体装置は、液晶ディスプレー等のアクティブマトリクスやイメージセンサー等の駆

動回路、あるいは3次元集積回路に使用されるものである。

【0002】

【従来の技術】 従来より、アクティブマトリクス型の液晶表示装置やイメージセンサー等の駆動の目的で、TFT(薄膜トランジスタ)を形成することが広く知られている。特に、最近は、高速動作の必要から、非晶質珪素を活性層に用いた非晶質珪素TFTにかわって、より電界移動度の高い結晶珪素TFTが開発されている。しかしながら、より高度な特性と高い耐久性が必要とされるようになると、半導体集積回路技術で利用されるような高抵抗領域(不純物の添加のないオフセットゲートを有するドレインもしくは低不純物濃度ドレイン(LDD))を有することが必要とされた。しかしながら、公知の半導体集積回路技術とは異なって、TFTには解決すべき問題が多くあった。特に、素子が絶縁表面上に形成され、反応性イオン異方性エッティングが十分できないため、微細なパターンができないという大きな制約があった。

【0003】 図3には、今まで用いられているHRDを作製する代表的なプロセスの断面図を示す。まず、基板301上に下地膜302を形成し、活性層を結晶珪素303によって形成する。そして、この活性層上に酸化珪素等の材料によって絶縁被膜304を形成する。(図3(A))

【0004】 次に、ゲイト電極305が多結晶珪素(燐等の不純物がドーピングされている)やタンタル、チタン、アルミニウム等で形成される。さらに、このゲイト電極をマスクとして、イオンドーピング等の手段によって不純物元素(リンやホウ素)を導入し、自己整合的にドーピング量の少ない高抵抗領域(HRD)306、307が活性層303に形成される。不純物が導入されなかったゲイト電極の下の活性層領域はチャネル形成領域となる。(図3(B))

【0005】 そして、レーザーもしくはフラッシュランプ等の熱源によって、ドーピングされた不純物の活性化がおこなわれる。次に、プラズマCVD、APCVD等の手段によって酸化珪素等の絶縁膜308を形成(図3(C))し、これを異方性エッティングすることによって、ゲイト電極の側面に隣接して側壁309を形成する。(図3(D)) そして、再び、イオンドーピング等の手段によって不純物元素を導入し、ゲイト電極305および側壁309をマスクとして自己整合的に十分な高濃度の不純物領域(低抵抗不純物領域、ソース/ドレイン領域)310、311が活性層303に形成される。すなわち、2回の独立した不純物のドレインへの注入がおこなわれ、それぞれの注入工程の間には、異方性エッティングの工程が存在する。(図3(E))

【0006】 そして、レーザーもしくはフラッシュランプ等の熱源によって、ドーピングされた不純物の活性化

がおこなわれる。最後に、層間絶縁物312を形成し、さらに、層間絶縁物を通して、ソース／ドレイン領域にコンタクトホールを形成し、アルミニウム等の金属材料によって、ソース／ドレインに接続する配線・電極313、314を形成する。（図3（F））

【0007】

【発明が解決しようとする課題】以上の方法は従来の半導体集積回路におけるLDD作製プロセスをそのまま踏襲したものであって、ガラス基板上のTFT作製プロセスにはそのまま適用することの困難な工程や、あるいは生産性の面で好ましくない工程がある。

【0008】第1には不純物注入工程、およびレーザー照射等による不純物の活性化が少なくとも2度必要な点である。しかも、これらの工程の間には、例えば、異方性エッチャングのような工程が間に存在し、その度に基板を真空チャンバーから取り出す必要があった。このため生産性が低下した。特に、不純物の活性化については、従来の半導体集積回路においては不純物元素の活性化は熱アニールによっておこなわれていたため、不純物の活性化は不純物導入が全て終了してから（すなわち、図3（E）の工程が終了してから）まとめておこなわれた。

【0009】しかしながら、特にガラス基板上のTFTにおいては、基板の温度制約から熱アニールをおこなうことには難しく、いきおい、レーザーアニール、フラッシュランプアニール（RTAあるいは RTP）に頼らざるをえない。しかしながら、これらの手法は被照射面が選択的にアニールされるため、例えば、側壁309の下の部分はアニールされない。したがって、不純物ドーピングの度にアニールが必要となる。

【0010】第2は側壁の形成の困難さである。絶縁膜308の厚さは0.5～2μmもある。通常、基板上に設けられる下地膜302の厚さは1000～3000Åであるので、このエッチャング工程において誤って、下地膜をエッチャングしてしまって、基板が露出することがよくあり、歩留りが低下した。TFTの作製に用いられる基板は珪素半導体にとって有害な元素が多く含まれているので、基板まで達するオーバーエッチは、極力避けることが必要とされた。また、側壁の幅を均一に仕上げることも難しいことであった。これは反応性イオンエッチャング（RIE）等のプラズマドライエッチャングの際に、半導体集積回路で用いられる珪素基板とは異なって、基板表面が絶縁性であるためにプラズマの微妙な制御が困難であったからである。

【0011】高抵抗ドレインは高抵抗であるので、その幅を可能な限り狭くする必要があるが、上記のばらつきによって量産化が困難であり、この工程において、自己整合的（すなわち、フォリソグラフィー法を用いることなく位置を決める）プロセスをいかに制御しやすくおこなうかが課題であった。

【0012】本発明は、上記のような問題を解決し、よ

りプロセスを簡略化して、高抵抗不純物領域を形成する方法およびそのようにして形成された高抵抗領域（高抵抗ドレイン、HRD）を有するTFTに関する。ここで、高抵抗ドレイン（HRD）とは、低不純物濃度にして高抵抗化したドレインに加えて、不純物濃度に関わらず、炭素、酸素、窒素等を添加して不純物の活性化を妨げて、結果として高抵抗化したドレインのこととも含む。

【0013】

【課題を解決するための手段】高抵抗領域を形成するうえで、本発明ではゲート電極の陽極酸化等の手段によって形成された酸化物層を積極的に用いることを特徴とする。特に陽極酸化物はその厚さの制御が精密におこなえ、また、その厚さも1000Å以下の薄いものから5000Å以上の厚いものまで幅広く、しかも均一に形成できるという特徴を有しているため、従来の異方性エッチャングによる側壁に代替する材料として好ましい。

【0014】特に、いわゆるバリヤ型の陽極酸化物はフッ酸系のエッチャントでなければエッチャングされないのでに対し、多孔質型の陽極酸化物は磷酸等のエッチャントによって選択的にエッチャングされる。このため、TFTを構成する他の材料、例えば、珪素、酸化珪素には何らダメージ（損傷）を与えることなく、処理することができるのが特徴である。また、バリヤ型、多孔質型とも陽極酸化物はドライエッチャングでは極めてエッチャングされにくい。特に、酸化珪素とのエッチャングにおいては選択比が十分に大きいことも特徴である。本発明は、以下のような作製工程によってTFT作製することを特徴とし、この工程を採用することによって、より一層、確実にHRDを構成し、また、量産性を向上させることができる。

【0015】図1は本発明の基本的な工程を示している。まず、基板101上に下地絶縁膜102を形成し、さらに活性層103を結晶性半導体（本発明では単結晶、多結晶、セミアモルファス等、結晶が少しでも混在している半導体を結晶性半導体という）によって形成する。そして、これを覆って酸化珪素等の材料によって絶縁膜104を形成し、さらに陽極酸化可能な材料によって被膜を形成する。この被膜の材料としては、陽極酸化の可能なアルミニウム、タンタル、チタン、珪素等が好ましい。本発明では、これらの材料を単独で使用した単層構造のゲート電極を用いてもよいし、これらを2層以上重ねた多層構造のゲート電極としてもよい。例えば、アルミニウム上に珪化チタンを重ねた2層構造や空化チタン上にアルミニウムを重ねた2層構造である。各々の層の厚さは必要とされる素子特性に応じて実施者が決定すればよい。

【0016】さらにその被膜を覆って、陽極酸化においてマスクとなる膜を形成し、この両者を同時にパターニング、エッチャングして、ゲート電極105とその上のマスク膜106を形成する。このマスク膜の材料としては

通常のフォトリソグラフィー工程で用いられるフォトリスト、あるいは感光性ポリイミド、もしくは通常のポリイミドでエッティングの可能なものを使用すればよい。

(図1 (A))

【0017】次に、ゲイト電極105に電解溶液中で電流を印加することによってゲイト電極の側面に多孔質の陽極酸化物107を形成する。この陽極酸化工程は、3～20%のクエン酸もしくはショウ酸、磷酸、クロム酸、硫酸等の酸性の水溶液を用いておこなう。この場合には、5～30V程度の低電圧で0.5μm以上の厚い陽極酸化物を形成することができる。(図1 (B))

【0018】そして、ドライエッティング法、ウェットエッティング法等によって絶縁膜104をエッティングする。このエッティング深さは任意であり、下に存在する活性層が露出するまでエッティングをおこなっても、その途中でとめてもよい。しかし、量産性・歩留り・均一性の観点からは、活性層に至るまでエッティングすることが望ましい。この際には陽極酸化物107およびゲイト電極105に覆われた領域の下側の絶縁膜(ゲイト絶縁膜)にはもとの厚さの絶縁膜が残される。なお、ゲイト電極がアルミニウム、タンタル、チタンを主成分とし、一方、絶縁膜104が酸化珪素を主成分とする場合において、ドライエッティング法を用いる場合には、フッ素系(例えばNF₃、SF₆)のエッティングガスを用いて、ドライエッティングをおこなえば、酸化珪素である絶縁膜104は素早くエッティングされるが、酸化アルミニウム、酸化タンタル、酸化チタンのエッティングレートは十分に小さいので絶縁膜104を選択的にエッティングできる。

【0019】また、ウェットエッティングにおいては、1/100フッ酸等のフッ酸系のエッチャントを用いればよい。この場合にも酸化珪素である絶縁膜104は素早くエッティングされるが、酸化アルミニウム、酸化タンタル、酸化チタンのエッティングレートは十分に小さいので絶縁膜104を選択的にエッティングできる。(図1 (D))

【0020】その後、陽極酸化物107を除去する。エッチャントとしては、磷酸系の溶液、例えば、磷酸、酢酸、硝酸の混酸等が好ましい。しかし、例えばゲイト電極がアルミニウムの場合には磷酸系のエッチャントを用いると、同時にゲイト電極もエッティングされてしまう。このような場合には、その前の工程(図1 (C))でゲイト電極に3～10%の酒石液、硼酸、硝酸が含まれたエチレングルコール溶液中で、電流を印加することによって、ゲイト電極の側面および上面にバリヤ型の陽極酸化物108を設けておくと良い。この陽極酸化工程においては、得られる陽極酸化物の厚さはゲイト電極105と対向の電極との間に印加される電圧の大きさによって決定される。

【0021】注目すべきは、バリヤ型の陽極酸化が後の工程であるにもかかわらず、多孔質の陽極酸化物の外側

にバリヤ型の陽極酸化物ができるのではなく、バリヤ型の陽極酸化物108は多孔質陽極酸化物107とゲイト電極105の間に形成されることである。上記の磷酸系のエッチャントにおいては、多孔質陽極酸化物のエッティングレートはバリヤ型陽極酸化物のエッティングレートの10倍以上である。したがって、適当な厚さのバリヤ型の陽極酸化物108は、磷酸系のエッチャントでは実質的にエッティングされないので、内側のゲイト電極を守ることができ。もちろん、多孔質陽極酸化物のエッティングに用いるエッチャントでゲイト電極がエッティングされないのであれば、このようなバリヤ型の陽極酸化物を設けなくともよいことはいうまでもない。(図1 (C)、(E))

【0022】以上の工程によって、ゲイト電極の下側に選択的に絶縁膜104の一部(以下、これをゲイト絶縁膜と称することにする)が残存した構造を得ることができる。そして、このゲイト絶縁膜104'は、もともと多孔質陽極酸化物107の下側に存在していたので、ゲイト電極105、バリヤ型陽極酸化物108の下側のみならず、バリヤ型陽極酸化物108からyの距離だけ離れた位置にまで存在し、その幅yは自己整合的(フォトリソグラフィー工程によることなく)に決定されることが特徴である。換言すれば、活性層103におけるゲイト電極下のチャネル形成領域の外側にはゲイト絶縁膜104'の存在する領域と、存在しない領域とが自己整合的に形成されるのである。

【0023】この構造で加速したN型もしくはP型の不純物のイオンを活性層に注入する。当然のことながら、ゲイト電極105(およびその周囲の陽極酸化物108)の下の活性層には実質的に注入されない。本発明では、不純物イオンの加速条件を少なくとも2つ用いる。例えば、高い加速エネルギーを得たイオン(高速イオン)と低い加速エネルギーを得たイオン(低速イオン)というような2種類の加速条件を設定する。そして、最初に低速イオンを注入すると、これは、活性層のうちゲイト絶縁膜104'で覆われた領域111、112には到達できず、主として、ゲイト絶縁膜で覆われていない領域110、113に注入される。次に、高速イオンを注入する。この時のエネルギーは、ゲイト絶縁膜104'を通過する程度のものとする。この場合には、ゲイト絶縁膜を通過して、領域111、112にもイオンが注入される。一方、領域110、113では多くのイオンは通過してしまい、結局、この場合には主として領域111、112に注入される。(図1 (E)、(F))

【0024】そして、低速イオンのドーズ量を、高速イオンのドーズ量よりも大きくすれば、領域110、113は低抵抗領域、領域111、112は高抵抗領域となる。ドーズ量は、ドーピング時間やイオン発生量によって制御すればよい。以上のドーピング工程においては、不純物元素のイオン源はそのままで、加速電圧のみを変

えればよい。そして、この場合も上記の例のように、最初に低速イオンで、後で高速イオンというようにしてもよいし、その逆でもよい。

【0025】さらに、図4(A)に示すように加速電圧は段階的に変化させてもよいし、同図(B)のように連続的に変化させてもよい。しかし、いずれの方法でも、本発明では、基板をドーピング装置にセットしたら、一度も外部に取り出すことなく全てのドーピング工程が終了するという意味で、1回のドーピング工程によって高抵抗領域が形成されることを特徴としている。

【0026】

【作用】このように、本発明では高抵抗不純物領域の幅を陽極酸化物107の厚さyによって自己整合的に制御することに特徴がある。そして、さらにゲート絶縁膜104'の端部109と高抵抗領域(HRD)112の端部117を概略一致させることができる。図3に示した従来の方法ではこのような役割を果たす側壁の幅の制御は極めて困難であったが、本発明においては、陽極酸化物107の幅は、陽極酸化電流(電荷量)によって決定されるため、極めて微妙な制御が可能である。

【0027】さらに、上記の工程からも明らかなように、不純物ドーピングの工程が実質的に1回であっても、低抵抗領域、高抵抗領域を形成でき、さらに、その後の活性化の工程も当然、1回の処理で済む。このように本発明では、ドーピング、活性化の工程を減らすことにより量産性を高めることができる。従来から、HRDは抵抗が大きいため、電極とオーム接触させることができないこと、および、この抵抗のためドレイン電圧の低下をきたすことが問題となっていた。しかし、他方、HRDの存在により、ホットキャリヤの発生を抑止でき、高い信頼性を得ることができるというメリットも併せ持っていた。本発明はこの矛盾する課題を一挙に解決し、自己整合的に形成される0.1~1μm幅のHRDと、ソース/ドレイン電極に対してオーム接触を得ることができる。

【0028】また、本発明においては図1の陽極酸化物108の厚さを適切に利用することによって、ゲート電極の端部と不純物領域の位置関係を任意に変更でき、いわゆるオフセット構造を得ることもできる。一般にオフセット状態では、逆方向リーキ電流が低下し、オン/オフ比が向上するという特徴を有し、例えば、アクティブマトリクス液晶ディスプレーの画素の制御に用いられるTFT(画素TFT)のように、リーキ電流の少ないことが必要とされる用途に適している。しかしながら、HRDの端部で発生したホットキャリヤが陽極酸化物にトラップされることによって、劣化するという欠点も合わせ持つ。

【0029】

【実施例】

【実施例1】図1に本実施例を示す。まず、基板(コ

ーニング7059、300mm×400mmもしくは100mm×100mm)101上に下地酸化膜102として厚さ1000~3000Åの酸化珪素膜を形成した。この酸化膜の形成方法としては、酸素雰囲気中でのスパッタ法を使用した。しかし、より量産性を高めるには、TEOSをプラズマCVD法で分解・堆積した膜を用いてもよい。

【0030】その後、プラズマCVD法やLPCVD法によって非晶質珪素膜を300~5000Å、好ましくは500~1000Å堆積し、これを、550~600°Cの還元雰囲気に4~24時間放置して、結晶化せしめた。この工程は、レーザー照射によっておこなってよい。そして、このようにして結晶化させた珪素膜をパターニングして島状領域103を形成した。さらに、この上にスパッタ法によって厚さ700~1500Åの酸化珪素膜104を形成した。

【0031】その後、厚さ1000Å~3μmのアルミニウム(1wt%のSi、もしくは0.1~0.3wt%のSc(スカンジウム)を含む)膜を電子ビーム蒸着法もしくはスパッタ法によって形成した。そして、フォトレジスト(例えば、東京応化製、OFPR800/30cp)をスピンドルコート法によって形成した。フォトレジストの形成前に、陽極酸化法によって厚さ100~1000Åの酸化アルミニウム膜を表面に形成しておくと、フォトレジストとの密着性が良く、また、フォトレジストからの電流のリーキを抑制することにより、後の陽極酸化工程において、多孔質陽極酸化物を側面のみに形成するうえで有効であった。その後、フォトレジストとアルミニウム膜をパターニングして、アルミニウム膜と一緒にエッチングし、ゲート電極105マスク膜106とした。(図1(A))

【0032】さらにこれに電解液中で電流を通じて陽極酸化し、厚さ3000~6000Å、例えば、厚さ5000Åの陽極酸化物107を形成した。陽極酸化は、3~20%のクエン酸もしくはショウ酸、磷酸、クロム酸、硫酸等の酸性水溶液を用いておこない、5~30Vの一定電流をゲート電極に印加すればよい。本実施例ではシュウ酸溶液(30°C)中で電圧を8Vとし、20~40分、陽極酸化した。陽極酸化物の厚さは陽極酸化時間によって制御した。陽極酸化電圧は、レジスト塗布前の陽極酸化電圧よりも低いことが好ましかった。(図1(B))

【0033】次に、マスクを除去し、再び電解溶液中において、ゲート電極に電流を印加した。今回は、3~10%の酒石液、硼酸、硝酸が含まれたエチレングルコール溶液を用いた。溶液の温度は10°C前後の室温より低い方が良好な酸化膜が得られた。このため、ゲート電極の上面および側面にバリヤ型の陽極酸化物108が形成された。陽極酸化物108の厚さは印加電圧に比例し、印加電圧が150Vで2000Åの陽極酸化物が形成さ

れた。陽極酸化物 108 の厚さは必要とされるオフセット幅によって決定したが、3000 Å 以上の厚さの陽極酸化物を得るには 250 V 以上の高電圧が必要であり、TFT の特性に悪影響を及ぼすので 3000 Å 以下の厚さとすることが好ましい。本実施例では 80 ~ 150 V まで上昇させ、必要とする陽極酸化膜 108 の厚さによって電圧を選択した。(図 1 (C))

【0034】その後、ドライエッティング法によって酸化珪素膜 104 をエッティングした。このエッティングにおいては、等方性エッティングのプラズマモードでも、あるいは異方性エッティングの反応性イオンエッティングモードでもよい。ただし、珪素と酸化珪素の選択比を十分に大きくすることによって、活性層を深くエッティングしないようにすることによってが重要である。例えば、エッティングガスとして CF₄ を使用すれば陽極酸化物はエッティングされず、酸化珪素膜 104 のみがエッティングされる。また、多孔質陽極酸化物 107 の下の酸化珪素膜 104' はエッティングされずに残った。(図 1 (D))

【0035】その後、燐酸、酢酸、硝酸の混酸を用いて陽極酸化物 107 をエッティングした。このエッティングでは陽極酸化物 107 のみがエッティングされ、エッティングレートは約 600 Å/分であった。その下のゲート絶縁膜 104' はそのまま残存した。そして、イオンドーピング法によって、TFT の活性層 103 に、ゲート電極部(すなわちゲート電極とその周囲の陽極酸化膜)およびゲート絶縁膜をマスクとして自己整合的に不純物を注入し、低抵抗不純物領域(ソース/ドレイン領域) 110、113、高抵抗不純物領域 111、112 を形成した。ドーピングガスとしてはフォスフィン (PH₃) を用いたため、N型の不純物領域となった。P型の不純物領域を形成するにはジボラン (B₂H₆) をドーピングガスとして用いればよい。まず、加速エネルギーを 1 ~ 30 keV、例えば、5 kV でドーピングした。ドーズ量は 5 × 10¹⁴ ~ 5 × 10¹⁵ cm⁻²、例えば、1 × 10¹⁵ cm⁻² とした。この結果、主として、ゲート絶縁膜 104' で覆われていない領域 110、113 に不純物がドーピングされ、低抵抗領域となった。(図 1 (E))

【0036】その後、基板をドーピング装置にセットしたまま、加速エネルギーを 65 ~ 110 keV、例えば、90 kV に上昇させた。ドーズ量は 5 × 10¹² ~ 5 × 10¹³ cm⁻²、例えば、1 × 10¹³ cm⁻² とした。この結果、主として、ゲート絶縁膜 104' で覆われた領域 111、112 に不純物がドーピングされ、高抵抗領域となった。(図 1 (F)) その後、KrF エキシマーレーザー(波長 248 nm、パルス幅 20 nsec) を照射して、活性層中に導入された不純物イオンの活性化をおこなった。このようにして、高抵抗領域 111、112 を得ることができた。

【0037】【実施例 2】図 2 に本実施例を示す。まず、絶縁表面を有する基板(例えば NH テクノグラス社

製 NA 35 ガラス) 201 上に実施例 1 の図 1 (A)、(B) の工程を用いて、下地酸化膜 202、島状性珪素半導体領域(例えば結晶性珪素半導体) 203、酸化珪素膜 204、アルミニウム膜(厚さ 200 nm ~ 1 μm) のゲート電極 205 とゲート電極の側面に多孔質の陽極酸化物(厚さ 3000 Å ~ 1 μm、例えば 5000 Å) 206 を形成した。(図 2 (A)) そして、実施例 1 と同様にバリヤ型の厚さ 1000 ~ 2500 Å の陽極酸化物 207 を形成した。さらに、多孔質陽極酸化物 206 をマスクとして、酸化珪素膜 204 をエッティングし、ゲート絶縁膜 204' を形成した。図 2 (B))

【0038】その後、バリヤ型陽極酸化膜 207 をマスクとして、多孔質陽極酸化膜 206 をエッティング除去した。その後、ゲート電極部(205、207) およびゲート絶縁膜 204' をマスクとしてイオンドーピング法によって窒素イオンを注入した。ドーピングガスは窒素ガス (N₂) を用いた。ドーズ量は 1 × 10¹⁴ ~ 3 × 10¹⁶ cm⁻²、例えば、2 × 10¹⁵ cm⁻²、加速電圧は 65 ~ 110 kV、例えば、80 kV とした。このドーピングにおいては、窒素イオンが高速であるため、ゲート絶縁膜 204' で覆われていない領域 208、211 では、イオンが通過してしまい、ほとんどドーピングされず(SIMS(二次イオン質量分析)法によると 1 × 10¹⁹ cm⁻² 以下であった)。一方、ゲート絶縁膜で覆われている領域 209、210 には 5 × 10¹⁹ ~ 2 × 10²¹ cm⁻³(深さによって異なる) の濃度の窒素が導入された。(図 2 (C))

【0039】次に、ドーピングチャンバーの雰囲気をフォスフィン (PH₃) に変更し、燐イオンの注入をおこなった。まず、加速エネルギーを 65 ~ 110 keV、例えば、90 kV とした。ドーズ量は 5 × 10¹² ~ 5 × 10¹³ cm⁻²、例えば、1 × 10¹³ cm⁻² とした。この結果、主として、ゲート絶縁膜 204' で覆われた領域 208、211 に不純物がドーピングされ、高抵抗領域となった。(図 2 (D)) その後、基板をドーピング装置にセットしたまま、加速エネルギーを 1 ~ 30 keV、例えば、5 kV でドーピングに低下させた。ドーズ量は 5 × 10¹⁴ ~ 5 × 10¹⁵ cm⁻²、例えば、1 × 10¹⁵ cm⁻² とした。この結果、主として、ゲート絶縁膜 204' で覆われていない領域 208、211 に不純物がドーピングされ、低抵抗領域となった。(図 2 (E))

【0040】その後、KrF エキシマーレーザー(波長 248 nm、パルス幅 20 nsec) を照射して、活性層中に導入された不純物イオンの活性化をおこなった。レーザーとしては、XeCl エキシマーレーザー(波長 308 nm、パルス幅 50 nsec) を用いてもよかつた。なおエキシマーレーザー以外に、他のレーザーを用いてもよいことはいうまでもない。パルスレーザーに関しては、Nd:YAG レーザー(Qスイッチパルス発振が望ましい)のごとき赤外光レーザーやその第 2 高調波

のごとき可視光レーザーが使用できるが、金属膜の上面からレーザー照射をおこなう場合には金属膜に反射されないような波長のレーザーを選択する必要がある。もつとも、金属膜が極めて薄い場合にはほとんど問題がない。また、レーザー光は、基板側から照射してもよい。この場合には下に存在する珪素半導体膜を透過するレーザー光を選択する必要がある。

【0041】また、レーザーの代わりに、可視光線もしくは近赤外光の照射によるランプアニールによるものでもよい。ランプアニールを行う場合には、被照射面表面が600～1000°C程度になるように、600°Cの場合は数分間、1000°Cの場合は数10秒間のランプ照射を行うようにする。近赤外線（例えば、2 μmの赤外線）によるアニールは、近赤外線が珪素半導体に選択的に吸収され、ガラス基板をそれ程加熱せず、しかも一回の照射時間を短くすることで、ガラス基板に対する加熱を抑えることができ、極めて有用である。

【0042】最後に、図2(F)に示すように、全面に層間絶縁物212として、CVD法によって酸化珪素膜を厚さ2000 Å～1 μm、例えば、3000 Å形成し、TFTのソース／ドレインにコンタクトホールを形成し、アルミニウム配線・電極213、214を2000 Å～1 μm、例えば5000 Åの厚さに形成した。このアルミニウム電極213、214と低抵抗領域208、211の間にバリヤメタルとして、例えば窒化チタンを形成するとより一層、信頼性を向上させることができる。

【0043】本実施例では、結果的に高抵抗領域209、210に選択的に窒素をドーピングすることができた。これは酸素、炭素、あるいはこれらの混合でもよい。このようにすることによってTFTのリーク電流を抑制することができ、これは特に、本実施例のTFTをアクティブマトリクス等の高い電荷保持特性が要求される用途には最適である。本実施例におけるドーピングプロセスの様子を図4(C)に示す。このように最初に窒素ドープをおこなったの、図4(D)のように後で窒素ドープをおこなってもよい。いずれにしても、本実施例では、燐ドープも窒素ドープも基板をドーピング装置にセットしたまま連続的におこなえることが特徴である。

【0044】

【発明の効果】本発明によって、実質的に1回のドーピングおよび1回のレーザーアニール、RTA等の活性化工程によって、高抵抗領域(HRD)を形成することができた。すなわち、従来のように2種類の同導電型領域を独立な工程によって形成する必要はなくなった。この工程の短縮化は量産性を高め、TFT製造ラインへの投資額を減額するうえで有効である。また、本発明ではHRDの幅が極めて精度良く形成されるので、歩留り、均一性の優れたTFTが得られる。

【0045】本発明のTFTは、半導体集積回路が形成された基板上に3次元集積回路を形成する場合でも、ガラスまたは有機樹脂等の上に形成される場合でも同様に形成されることはいうまでもないが、いずれの場合にも絶縁表面上に形成されることを特徴とする。特に周辺回路を同一基板上に有するモノリシック型アクティブマトリクス回路等の電気光学装置に対する本発明の効果は著しい。

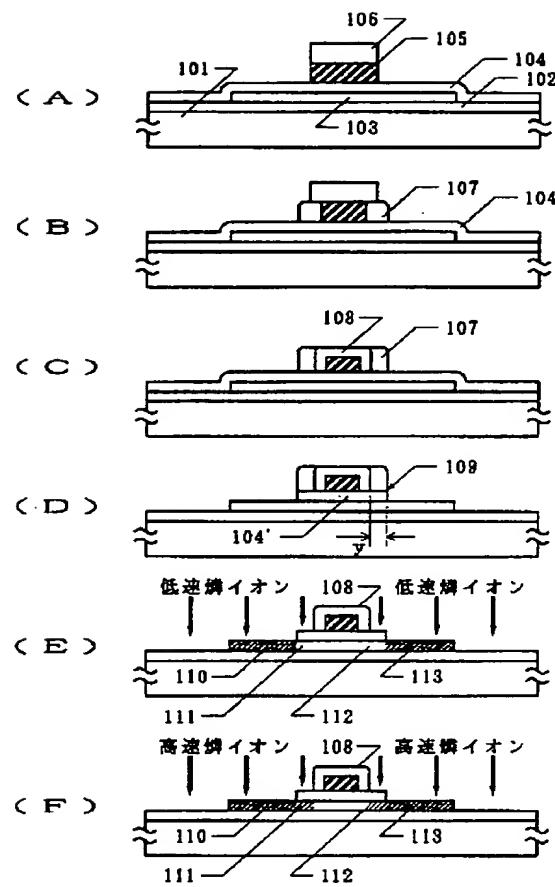
【図面の簡単な説明】

- 【図1】 実施例1によるTFTの作製方法を示す。
- 【図2】 実施例2によるTFTの作製方法を示す。
- 【図3】 従来法によるTFTの作製方法を示す。
- 【図4】 本発明におけるドーピング工程の様子を示す。

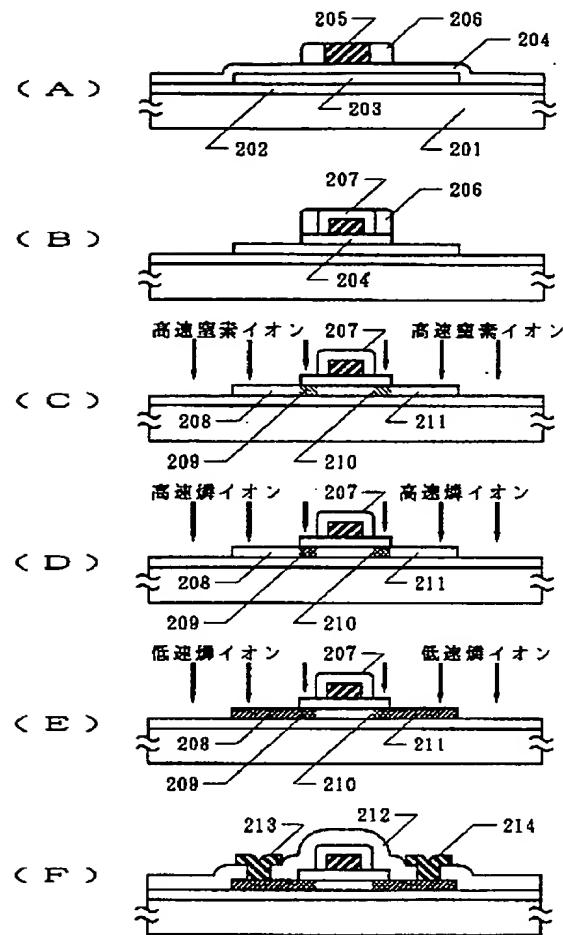
【符号の説明】

101	絶縁基板
102	下地酸化膜（酸化珪素）
103	活性層（結晶珪素）
104	絶縁膜（酸化珪素）
104'	ゲイト絶縁膜
105	ゲイト電極（アルミニウム）
106	マスク膜（フォトレジスト）
107	陽極酸化物（多孔質酸化アルミニウム）
108	陽極酸化物（バリヤ型酸化アルミニウム）
109	ゲイト絶縁膜の端部
110、113	低抵抗不純物領域
111、112	高抵抗不純物領域（HRD）

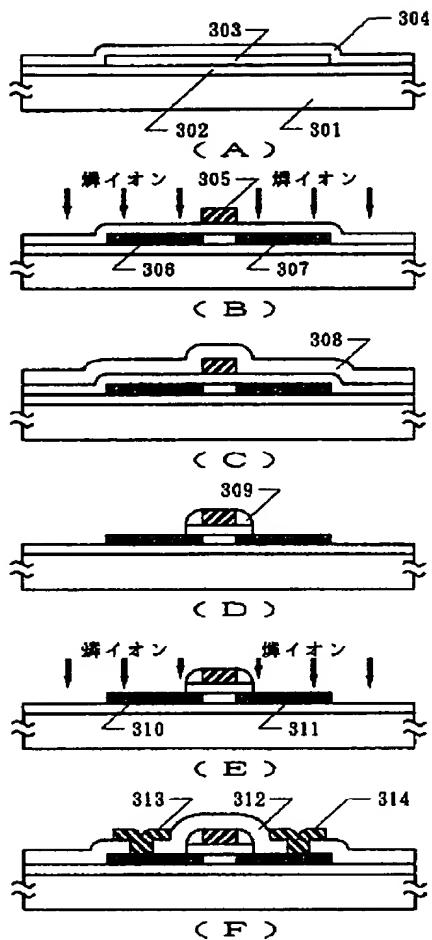
【図1】



【図2】



【図3】



【図4】

